

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-084347

(43)Date of publication of application : 25.03.1994

(51)Int.Cl.

G11C 11/15

(21)Application number : 04-234539

(71)Applicant : MITSUBISHI ELECTRIC CORP

(22)Date of filing : 02.09.1992

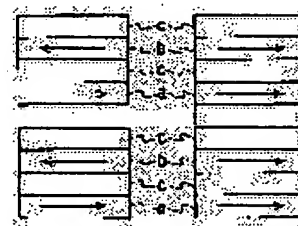
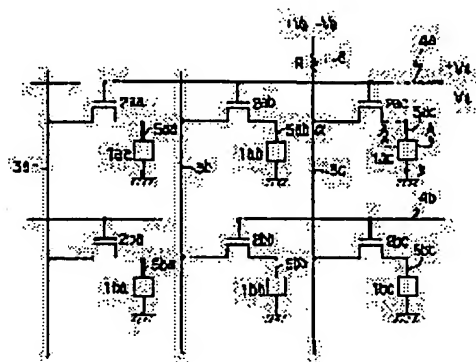
(72)Inventor : TAGUCHI MOTOHISA
FUKAMI TATSUYA
TSUTSUMI KAZUHIKO.

(54) MAGNETIC THIN FILM MEMORY AND RECORDING METHOD THEREOF

(57)Abstract:

PURPOSE: To enlarge recording capacity per unit area by structuring at least with a thin film magnetic material and a switching element and changing the spin direction of the magnetic layer.

CONSTITUTION: For the magnetic thin film memory 1 (1aa-1bc), the thin film magnetic material on which a magnetic layer (a) with a layer coercive and magnetic layer (b) with a small coercive force are laminated via a nonmagnetic layer (c) is used. Here, the magnetizing direction of the magnetic layers (a), (b) is arranged in a specific direction by impressing a large magnetic field to the whole memory in the direction of the intrasurface direction before performing the magnetic shield for the element 1 (1aa-1bc). In the case of recording on the memory element 1ac in the element 1, when +V3 is applied to a data line 3c and +V4 potential is applied to a sense line 4a, an element 2ac is opened in the switching element 2 (2aa-2bc). Then, a current flows to the element 1ac and a data line 5ac, and no current flows to the element 1ac which is connected to the data line 3c. Consequently, recording is performed by impressing a parallel magnetic field on the film surface, and recording and reproducing are performed by providing one element 2. Thus, a high densification is made possible, and the recording capacity per unit area is enlarged.



LEGAL STATUS

[Date of request for examination] 31.07.1997

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 2911312

[Date of registration] 09.04.1999

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-84347

(43)公開日 平成6年(1994)3月25日

(51)Int.Cl.⁵

G11C 11/15

識別記号

庁内整理番号

6741-5L

F I

技術表示箇所

審査請求 未請求 請求項の数8(全 9 頁)

(21)出願番号 特願平4-234539

(22)出願日 平成4年(1992)9月2日

(71)出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72)発明者 田口 元久

尼崎市塚口本町8丁目1番1号 三菱電機株式会社材料デバイス研究所内

(72)発明者 深見 達也

尼崎市塚口本町8丁目1番1号 三菱電機株式会社材料デバイス研究所内

(72)発明者 堤 和彦

尼崎市塚口本町8丁目1番1号 三菱電機株式会社材料デバイス研究所内

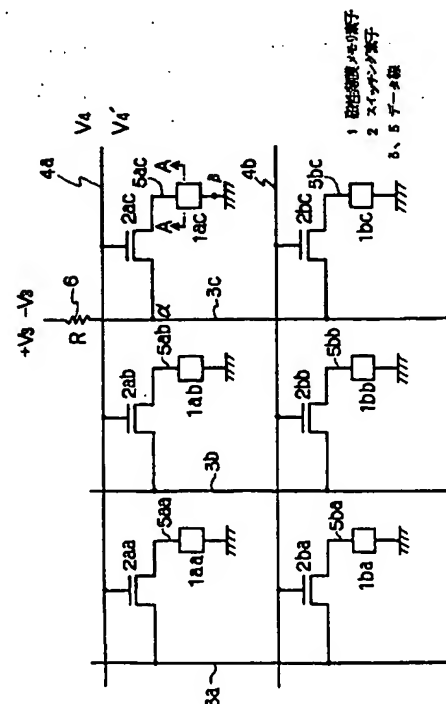
(74)代理人 弁理士 高田 守

(54)【発明の名称】 磁性薄膜メモリおよびその記録方法

(57)【要約】

【目的】 メモリ素子のサイズが小さくなっても、充分に大きな読出し信号がえられる磁性薄膜メモリおよびその記録方法を提供する。

【構成】 薄膜磁性体の磁化の向きによって情報が記録される磁性薄膜メモリ素子1を複数個有する磁性薄膜メモリであって、前記磁性薄膜メモリ素子が少なくとも保磁力の大きな磁性層aと保磁力の小さな磁性層bとを非磁性層cを介してa/c/b/cの周期をくり返して積層してなる人工格子膜およびスイッチング素子2により構成されている磁性薄膜メモリおよび前記磁性薄膜メモリを用いて磁化の向きにより情報を記録する磁性薄膜メモリの記録方法。



(2)

【特許請求の範囲】

【請求項1】 薄膜磁性体の磁化の向きによって情報が記録される磁性薄膜メモリ素子を複数個有する磁性薄膜メモリであって、前記磁性薄膜メモリ素子が少なくとも薄膜磁性体とスイッチング素子とで構成されていることを特徴とする磁性薄膜メモリ。

【請求項2】 薄膜磁性体として、保磁力の大きな磁性層aと保磁力の小さな磁性層bとを非磁性層cを介してa/c/b/c/a/c/b/c…というふうに積層してなる人工格子膜が用いられ、前記保磁力の小さな磁性層bの磁化の向きにより、情報が記録されることを特徴とする請求項1記載の磁性薄膜メモリ。

【請求項3】 スwitching素子として、明確な指向性がなく、正、負いずれの電流も流すことができる半導体素子が用いられたことを特徴とする請求項1記載の磁性薄膜メモリ。

【請求項4】 スwitching素子により複数個の磁性薄膜メモリ素子の中から特定の1個が選択され、記録および再生が行われることを特徴とする請求項1記載の磁性薄膜メモリ。

【請求項5】 前記薄膜磁性体に接して配置されたデータ線のみを用いて記録と再生の両方が行われることを特徴とする請求項1記載の磁性薄膜メモリ。

【請求項6】 保磁力の大きな磁性層aと保磁力の小さな磁性層bとが非磁性層cを介してa/c/b/c/a/c/b/c…というふうに積層されてなる薄膜磁性体に接して配置されたデータ線のみを用い、そのデータ線に流す電流の正、負によって、前記薄膜磁性体の保磁力の小さな磁性層bの磁化の向きを変えることで記録を行うことを特徴とする磁性薄膜メモリの記録方法。

【請求項7】 請求項6記載の記録方法であって、前記電流により発生する磁界では前記薄膜磁性体の保磁力の大きな磁性層aの磁化の向きが変わらないことを特徴とする磁性薄膜メモリの記録方法。

【請求項8】 保磁力の大きな磁性層aと保磁力の小さな磁性層bとを非磁性層cを介してa/c/b/c/a/c/b/c…というふうに積層されてなる薄膜磁性体の保磁力の小さな磁性層bの磁化の向きの違いにより薄膜磁性体の抵抗の大きさが異なることを利用して再生信号を読み出すことを特徴とする磁性薄膜メモリの再生方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は磁性薄膜を用いたメモリおよびその記録方法に関する。

【0002】

【従来の技術】 図7は、「電気工学講座5、磁性薄膜工学」（1977年）、丸善（株）発行254頁に示された従来の磁性薄膜メモリ素子を組み立てた状態を模式的に示す説明図である。

2

【0003】 まず、作製方法の一例について以下に説明する。平滑なガラス基板上に矩形の孔のあいたマスクを密着させ、真空装置内で約2000Åの厚さにFeとNiの合金の真空蒸着膜を形成させる。このようにして多数のメモリ素子MFを一挙にマトリックス状に製作する。メモリ素子を駆動させるための駆動線は薄いエポキシ樹脂板やポリエステルシートの両面に、互いに直行するように銅線をホットエッチング技術で形成して作製する。シート両面の各線はそれぞれ語線および桁線であり、その交点が各メモリ素子の上に重なるように押しあてて組み立てる。

【0004】 つぎに動作原理について説明する。図の磁化容易軸に平行に配置されている線群W₁~W₃は語線（word line）で、それと直行している線群D₁~D₃は桁線（digit line）である。メモリ状態を読み出す検出線は桁線と兼用する。

【0005】 矢印A、Bはメモリ状態に対応した膜内の磁化の方向を示している。同図において、紙面で上向きの矢印Aは「0」の情報が記録されており、紙面で下向きの矢印Bは「1」の情報が記録されていることとする。また、桁電流I_d、語電流I_wによって磁性薄膜に作用する磁界をそれぞれH_d、H_wとする。単極性パルスであるI_wを語線W₁を選択して流すと、その線の下すべてのメモリ素子にはH_wが作用し、磁化の方向は困難軸方向に向く。このときの磁化の方向が「1」の状態から回転したか、「0」の状態から回転したかによって、各桁線にはそれぞれ異なった極性のパルス電圧が誘起され、これが読出し電圧になる。記録時には、I_wのパルスの立ち下がり時に重なるようにI_dを流し、磁化の方向が困難軸を向いた状態において情報信号に対応した極性のH_dを重量させることで磁化の向きを決定し、「1」または「0」の状態に情報を記録することができる。I_wは、磁性薄膜の磁化を容易軸から困難軸に回転させるのに十分な磁界H_wを発生させるような電流値であり、I_dは磁性薄膜の保磁力H_cの約1/2の磁界H_dを発生させる電流値である。

【0006】

【発明が解決しようとする課題】 従来の技術においては、読出し方法として、磁化の方向の回転によって生じる極めて微少な電磁誘導電圧を用いているため、読出し時のSN比が小さく、読出しが困難であるという問題がある。

【0007】 さらに、電磁誘導電圧は磁気モーメントの大きさに比例するため、磁性薄膜のサイズを十分に大きくする必要があり、このため、単位面積当りの記録量を大きくすることが不可能であるなどの問題がある。

【0008】

【課題を解決するための手段】 前記問題を解消するため、本発明者らは、先に磁性薄膜の磁化の向きによって情報を記録し、記録した情報を磁気抵抗効果による素子

(3)

3

の抵抗変化を利用して読み出す方法を用いる磁性薄膜メモリ素子であって、前記磁性薄膜が保磁力の大きな磁性層aと保磁力の小さな磁性層bとを非磁性層cを介してa/c/b/c/a/c/b/c…というふうに積層して形成されていることを特徴とする磁性薄膜メモリ素子、および磁性薄膜の磁化の向きによって情報を記録し、記録した情報を磁気抵抗効果による素子の抵抗変化を利用して読み出す方法を用いる磁性薄膜メモリ素子であって、前記磁性薄膜が保磁力の大きな磁性層aと保磁力の小さな磁性層bとを非磁性層cを介してa/c/b/c/a/c/b/c…というふうに積層して形成されており、前記保磁力の小さな磁性層bの磁化の向きにより、情報を記録することを特徴とする磁性薄膜メモリ素子を提案した(特願平4-63028号明細書)。

【0009】前記メモリ素子では、十分に大きな読出し信号がメモリサイズが小さくなくてもえられるという効果を有することが確認された。

【0010】本発明者らは、前記メモリ素子を用いてさらに高密度の磁性薄膜メモリを作製するため鋭意検討を重ねた結果、前記薄膜メモリにスイッチング素子を設けることにより記録と再生とを同一の線で行え、さらに高密度化ができることを見出し、本発明を完成するに至った。

【0011】すなわち本発明の磁性薄膜メモリは、薄膜磁性体の磁化の向きによって情報が記録される磁性薄膜メモリ素子を複数個有する磁性薄膜メモリであって、前記磁性薄膜メモリ素子が少なくとも薄膜磁性体とスイッチング素子とで構成されていることを特徴とするものである。

【0012】また、本発明の請求項6に記載の磁性薄膜メモリの記録方法は、保磁力の大きな磁性層aと保磁力の小さな磁性層bとを非磁性層cを介してa/c/b/c/a/c/b/c…というふうに積層されてなる薄膜磁性体に接して配置されたデータ線のみを用い、そのデータ線に流す電流の正、負によって、前記薄膜磁性体の保磁力の小さな磁性層bの磁化の向きを変えて記録を行なうことを特徴とするものである。

【0013】また、本発明の請求項7に記載の磁性薄膜メモリの記録方法は、前記した記録方法であって、前記電流により発生する磁界では前記薄膜磁性体の保磁力の大きな磁性層aの磁化の向きが変わらないようにデータ線に電流を流すことを特徴とするものである。

【0014】さらに、本発明の磁性薄膜メモリの再生方法は、保磁力の大きな磁性層aと保磁力の小さな磁性層bとを非磁性層cを介してa/c/b/c/a/c/b/c…というふうに積層されてなる薄膜磁性体の保磁力の小さな磁性層bの磁化の向きの違いにより薄膜磁性体の抵抗の大きさが異なることを利用して再生信号を読み出すことを特徴とするものである。

【0015】

4

【作用】本発明によれば、メモリ素子として保磁力の大きな磁性層aと保磁力の小さな磁性層bとを非磁性層cを介してa/c/b/c/a/c/b/c…というふうに積層してなる磁性薄膜を用いたので、膜面に平行で異なる方向の磁界を印加することにより、前記保磁力の小さな磁性層bの磁化の向きを変えて「0」の状態と「1」の状態の記録を行うことができる。

【0016】また、センシングのためにスイッチング素子を1つ設けることで記録を再生線と同一の線で行なうことが可能であるため、とくに記録線を設ける必要がなくなり、高密度化が可能である。

【0017】さらに、磁性層aと磁性層bのスピンが同一の方向を向く平行のばあいと反対の方向を向く反平行のばあいとで抵抗が変化することを利用しているため、バイアス磁界を印加せずに再生することもでき、また、その際の抵抗の変化率が大きいので、磁化の向きが反平行のばあいの素子の両端の電圧 V_B と磁化の向きが平行のばあいの素子の両端の電圧 V_A の大きさを比較することにより、「0」と「1」の記録状態を判別できる。

【0018】

【実施例】以下、本発明の一実施例を図に基づいて説明する。

【0019】図1は本発明の一実施例の構成を示す説明図である。図1において、1は磁性薄膜メモリ素子で、アドレスを示すために1aa、1ab、…1bbのようにサフィックスを付してあるが、とくに区別の必要のないばあいには単に1を用いる。他の符号についても同様とする。2(2aa、2ab、2ac、2ba、2bb、2bc)はいずれもスイッチング素子で、たとえばFETである。3(3a、3b、3c)と5(5aa、5ab、5ac、5ba、5bb、5bc)はデータ線、4(4a、4b)はセンス線、6は抵抗である。また、磁性薄膜メモリ素子1acの両端 α 、 β の電圧を $V_{\alpha\beta}$ とする。図1に示すように基板には横方向にセンス線4、縦方向にデータ線3が設けられ、前記スイッチング素子であるFETのゲート電極が前記センス線4に、FETのドレイン電極とソース電極がデータ線3とデータ線5とのあいだに接続されている。データ線5は磁性薄膜メモリ素子1の直上または直下に直接接するように配置され、その他端はアースに接続されている。

【0020】磁性薄膜メモリ素子1としては、保磁力の大きな磁性層aと保磁力の小さな磁性層bとを非磁性層cを介してa/c/b/c/a/c/b/c…というふうに積層されてなる薄膜磁性体を用いる。

【0021】保磁力の大きな磁性層aとしては、たとえばNiCoPt、NiCoTa、NiCoCr、NiCoZr、NiCoなどの合金層があげられ、前記磁性層aの磁化が反転しはじめる磁界が、保磁力の小さな磁性層bの磁化が飽和する磁界よりも大きいことが好まし

(4)

5

く、その厚さは、 $10 \sim 50 \text{ \AA}$ が好ましい。また、保磁力の小さな磁性層bとしては、たとえばNiFe、NiFeCoなどの合金層があげられ、その組成はNiFeのばあい、Niが75～85%、Feが15～25%が好ましい。

【0022】前記磁性層bの保磁力は0.5～50eが好ましく、その厚さは、 $10 \sim 50 \text{ \AA}$ が好ましい。また、非磁性層cとしては、たとえばCu、Cr、V、W、Al、Al-Taなどが用いられ、その厚さは $20 \sim 100 \text{ \AA}$ が好ましい。(a/c/b/c)層の厚さは $40 \sim 200 \text{ \AA}$ が好ましく、前記(a/c/b/c)層は5～30周期、さらには10～20周期くり返すのが好ましい。そして、前記(a/c/b/c)層をくり返すことにより形成される薄膜磁性体の全体の厚さは $500 \sim 3000 \text{ \AA}$ が好ましい。また、その大きさは、たて $0.5 \sim 1.5 \mu\text{m}$ 、よこ $0.5 \sim 1.5 \mu\text{m}$ 程度が好ましい。

【0023】前記磁性体はたとえば SiO_2 、 SiN_x ($x=1 \sim 1.33$)などの絶縁膜で覆われたSi基板やガラス基板などの絶縁基板上にたとえばスパッタ法、MBE法、超高真空蒸着法、電子ビーム蒸着法、真空蒸着法などを用いて形成することができる。また、前記スパッタ法としては、たとえばパワー制御が比較的容易なDCマグネトロンスパッタ法、またはRFスパッタ法があげられる。

【0024】磁性層aおよび磁性層bの磁化方向は、たとえば、磁性薄膜メモリ素子1の磁気シールドを行う前に、面内方向のある方向に大きな磁界をメモリ全体に印加するなどして、一定方向、たとえば紙面上で右向きに揃えておく。

【0025】まず、記録方法について説明する。記録は各磁性薄膜メモリ素子の磁化の向きを特定方向にすることによって行われる。磁性薄膜メモリ素子の記録に携わる磁性層bの磁化は面内方向に存在するので、いま、データ線に流れる電流の方向と直交する方向(紙面上で、たとえば左向き)を「1」、逆向きの磁化方向(紙面上では右向き)を「0」として、それぞれ2値的デジタル情報に対応させることとする。たとえば磁性薄膜メモリ素子1acに「1」の記録を行うばあい、すなわち磁化を紙面上で左向きに書き込むばあいについて図1～2を用いて説明する。

【0026】図1において、記録が行われないうときは、3a、3b、3c、4a、4bに電流は流れない。磁性薄膜メモリ素子1acに「1」の記録を行うばあい、データ線3cには $+V_3$ の電位をかける。このとき、センス線4aに $+V_4$ の電圧をかけるとスイッチング素子2acが開き、磁性薄膜メモリ素子1acおよびデータ線5acに比較的大きな電流 I_1 が流れる。前記スイッチング素子2は、センス線4に適当な電圧が印加されたときのみ開くようになっているので、3cに連な

6

る他の磁性薄膜メモリ素子には電流は流れない。また、3c以外のデータ線には電流は流れていないので、4aに連なる他の磁性薄膜メモリ素子にも電流は流れない。このときの電流の状態を図2に示す。図2は、磁性薄膜メモリ素子1acのAA方向の断面図を示し、図2における符号は図1に対応している。また、5acは磁性薄膜の直下に設けられた配線5acを示す。図2に示されるように、この紙面の裏から表への電流 I_1 によって磁性薄膜メモリ素子1acには磁界 H_1 が印加され、磁性薄膜メモリ素子の記録に携わる磁性層bの磁化の向きは磁界の向きである左を向く。磁性薄膜メモリ素子1acにもともと「1」が記録されていたばあいには、この磁界 H_1 によって紙面左向きの磁化は方向を変えることなく、「1」の記録は保持される。図中、磁性薄膜メモリ素子1ac内の矢印は電流 I_1 によって発生する磁界 H_1 の向きを示している。磁性薄膜メモリ素子1acに「0」の記録を行うばあいには、データ線3cには $-V_3$ の電圧をかける。このとき、センス線4aに $-V_4$ の電圧をかけることでスイッチング素子2acが開き、磁性薄膜素子1acおよびデータ線5acに I_1 とは逆向き(紙面の表から裏向き)の比較的大きな電流 I_0 がながれる。図2に示すようにこの電流 I_0 によって磁性薄膜メモリ素子1acには磁界 H_0 が印加され、磁性薄膜メモリ素子の記録に携わる磁性層bの磁化の向きは磁界の向きである右を向く。磁性薄膜素子1acにもともと「0」が記録されていたばあいには、この磁界 H_0 によって紙面右向きの磁化は方向を変えることなく、「0」の記録は保持される。図中、磁性薄膜素子1ac内の矢印は電流 I_0 によって発生する磁界 H_0 の向きを示している。

【0027】図3には、以上のような「0」および「1」の記録状態の磁性薄膜メモリ素子1の断面図を示している。磁性薄膜素子1acの磁性層aの磁化の向きと磁性層bの向きは「0」では平行、「1」では反平行となっている。配線5acを前記メモリ素子の直上に配置したばあいには、電流によって発生する前記メモリ素子1ac内の磁界の向きが逆になる。

【0028】他のメモリ素子への記録も同様に行うことができる。

【0029】前記したように、本発明で用いられるスイッチング素子には明確な指向性がなく、いずれの方向の電流も流すことができる半導体素子が用いられている。したがってデータ線3およびセンス線4に $+V_3$ 、 $+V_4$ の電圧を印加したばあいと $-V_3$ 、 $-V_4$ の電圧を印加したばあいでは、スイッチング素子を通る電流の方向が異なる。

【0030】前記スイッチング素子としては、nチャネル型MOS-FETを用いているがソース側とドレイン側を全く同一に作成している為にソース、ドレイン電圧の正負により両方向の電流が流れる。

(5)

7

【0031】以上のようにして記録を行うことができるので、データ線を記録線として使用することができ、とくに記録線用のスペースをとる必要がなくなり、省スペース化が行え、高密度化が可能となる。

【0032】再生方法の説明の前に、本発明におけるメモリ素子に用いた磁性薄膜について簡単に説明する。磁性薄膜には保磁力の大きな磁性層aと保磁力の小さな磁性層bとを非磁性層cを介してa/c/b/c/a/c/b/c…というふうに積層してなる人工格子膜を用いた。

【0033】図4には磁性層aおよび磁性層bの外部印加磁界に対する磁化Mの変化と前記人工格子膜の外部印加磁界に対する抵抗MRの変化を対比させて示してある。図4においてポイント①まで磁界を印加すると磁性層aと磁性層bの磁化の向きは平行、たとえば左向きに揃う。この状態からポイント②を経て0まで磁界を戻しても磁性層aと磁性層bの磁化の向きは左向きに揃った状態を維持する。さらに磁界を逆向きにポイント③まで印加すると磁性層bのみ磁化反転し、磁性層aと磁性層bの磁化の向きは反平行となり、同時に抵抗も増加する。この状態から磁界を0まで戻しても磁性層aと磁性層bの磁化の向きは反平行を維持する。こののち、磁界をポイント②まで印加すれば、磁性層bの磁化は再度反転し、再び、磁性層aと磁性層bの磁化の向きは平行状態となり、同時に抵抗も減少し、元に戻る。

【0034】以上のようにポイント②とポイント③の間で磁界を変化させることで、そののち磁界0の状態に戻しても磁性層aと磁性層bの磁化の向きを平行にしたり、反平行にしたりすることが可能となる。また、磁性層aと磁性層bの磁化の向きが平行のときを「0」、反平行のときを「1」とすることで2値的デジタル情報を記録させることができる。さらに、磁性層aと磁性層bの磁化の向きが平行、反平行によって抵抗が異なるのでこれを電圧に変換すれば、外部磁界0の状態のままで「0」、「1」の判別が可能となる。

【0035】つぎにこの人工格子膜を用いた再生方法について説明する。たとえば、図1における磁性薄膜メモリ素子1a cの情報を読みたいとき、3cに再生用の一定電流I₃を流し、2a cが開くように適当な電圧Vを4aにかける。これにより磁性薄膜素子1a c（データ線5a c）にのみ図1の上から下に電流が流れる。この状態でαとβの電圧V_{αβ}を測定することにより磁性薄膜メモリ素子1a cの磁性層aと磁性層bの磁化の向きが平行のばあいの電圧V_Aと反平行のばあいの電圧V_Bとを再生出力として検出できる。V_AとV_Bは配線の抵抗を考慮してもなお、5%以上の差が生じるので適当な大きさの臨界電圧を定めておけば、再生出力が臨界電圧より大きい小さいかでスピンの向きが平行「0」か反平行「1」かを判別できる。

【0036】〔実施例1〕このような薄膜磁性体の具体

8

的な例を作製方法と共に説明する。

【0037】磁性薄膜メモリ素子となる薄膜磁性体として、保磁力の大きな磁性層aと保磁力の小さな磁性層bとを非磁性層cを介してa/c/b/c/a/c/b/c…というふうに積層してなる人工格子膜を作製した。磁性層aにはNiCoPt合金（Ni39%、Co59%、Pt2%）（以下、NiCoPtという）を用い、磁性層bにはNiFe合金（Ni80%、Fe20%）（以下、NiFeという）を用いた。非磁性層cにはCuを用いた。成膜方法としては、DCマグネトロンスパッタ法を用いた。スパッタ装置にはNiFe、NiCoPt、Cuの3つのターゲットを1つのチャンバー内に配置した。基板には表面をSiO₂やSiN_xなどの絶縁膜で覆われたSi基板やガラス基板を用いた。スパッタ時の圧力は1~8mTorrで成膜速度は毎分約30Åで行った。（NiCoPt（35Å）/Cu（65Å）/NiFe（35Å）/Cu（65Å））の層を15周期繰り返し、トータル膜厚約3000Åでその大きさが0.5×1.5μmの人工格子膜を作製した。前記人工格子膜の下には、データ線が形成されている。

【0038】以上のようにして作製された磁性薄膜の典型的な磁化曲線とMR曲線を図5~6に示す。図5は面内方向で外部より磁界を印加したときの磁化曲線で、横軸に印加磁界H_{ex}の強さ（Oe）、縦軸に磁化Mの強さを表している。図6は面内の方向で外部より磁界H_{ex}を印加したときの素子両端の抵抗MRの曲線、および印加磁界による各層のスピンの向きの変化を示し、横軸に印加磁界H_{ex}の強さ（Oe）、縦軸に抵抗の大きさを表している。磁化曲線は2段階の変化を示し、1段目の6（Oe）付近での変化が磁性層bの磁化反転、2段目の850（Oe）付近での変化が磁性層aの磁化反転を示している。また、1段目の変化は10（Oe）で飽和している。MR曲線より抵抗も6（Oe）付近から大きくなり始め、10（Oe）付近で飽和している。このことは磁性層bの磁化反転とよい一致を示している。また、10（Oe）付近で大きくなった抵抗は、さらに磁界を印加してもしばらく維持され、また、磁界をゼロに戻しても維持されており、磁界印加前との変化率は12%を示した。これにより、（NiCoPt/Cu/NiFe/Cu）×15の人工格子膜を用いたばあい、10（Oe）以上の印加磁界で記録および再生が可能であることがわかる。

【0039】〔実施例2〕SiO₂の絶縁膜で覆われたSi基板上に、図1に示すような磁性薄膜メモリを作製した。薄膜磁性体は、実施例1と同様にして（NiCoPt/Cu/NiFe/Cu）×15の人工格子膜を作製して用い、スイッチング素子は、MOS-FETを用いた。

【0040】SiO₂で覆われたSi基板上にスイッチング素子を作製し、ドレイン電極上およびソース電極上

(6)

9

にデータ線3、5を巾 $0.5\mu\text{m}$ 、厚さ $0.5\mu\text{m}$ で作製した。データ線5の磁性層と接する部分は厚さが $0.1\mu\text{m}$ 程度になるまでエッチングを行ない、その上に磁性層をスパッタリング法により積層した。

【0041】つぎに前記磁性薄膜メモリを用い、記録および再生を試みた。

【0042】まず、記録は、記録電圧としてデータ線3に $V_3=5\text{V}$ ($-V_3=-5\text{V}$)を印加し、センス線4aに $V_4=1\text{V}$ ($-V_4=-1\text{V}$)を印加することによりスイッチング素子2acを開き、磁性薄膜メモリ素子1ac (データ線5ac) に $\pm 5\text{mA}$ 程度の電流を流すことができ、記録が行えた。

【0043】再生は、再生電流として3cに 1mA の一定電流を流し、4aに適当な電圧 V (0.5V)を印加してスイッチング素子2acを開き、そのときの1acの両端の電圧 $V_{\alpha\beta}$ を測定したところ、「1」が記録されている状態 (3.43V)と「0」が記録されている状態 (3.27V)で5%程度の差が生じ、臨界電圧として 3.35V を設定することで「1」と「0」を判別することができた。

【0044】

【発明の効果】本発明では、メモリ素子として保磁力の大きな磁性層aと保磁力の小さな磁性層bとを非磁性層cを介してa/c/b/c/a/c/b/c...というふうに積層してなる磁性薄膜とスイッチング素子より構成されているので、磁性薄膜の膜面に平行な磁界を再生線と同一の線より印加して、その線を通る電流の向きを変えることにより磁性層bのスピンの向きを変えることができ、これにより「0」と「1」の記録を行うことができる。また、再生は磁性層aと磁性層bのスピンの向きが平行のばあいと反平行のばあいとで抵抗が大きく変化することを利用し、スピンの向きが反平行のばあいの素子の両端の電圧 V_B と、スピンの向きが平行のばあいの素子の両端の電圧 V_A の大小とを比較することで「0」と「1」の記録状態を判別することができる。

【0045】メモリ素子として保磁力の大きな磁性層a

10

と保磁力の小さな磁性層bとを非磁性層cを介してa/c/b/c/a/c/b/c...というふうに積層してなる磁性薄膜を用いたので、膜面に平行な磁界を印加して記録を行うことができ、さらに、センシングのためにスイッチング素子を1つ設けることで記録と再生とを同一の線で行うことが可能となり、とくに記録用の線を設ける必要がなくなるので、高密度化が可能となる。

【0046】また、磁性層aと磁性層bのスピンの向きが平行のばあいと反平行のばあいとで抵抗が変化することを利用しているため、バイアス磁界を印加せずに再生することもでき、また、その際の抵抗の変化率が大きいので、再生信号の検出が容易である。

【図面の簡単な説明】

【図1】本発明の磁性薄膜メモリの一実施例を模式的に示す説明図である。

【図2】磁性薄膜メモリ素子1acの直下の配線に流れる電流とそれにより発生する磁界の方向を表わす説明図である。

【図3】磁性薄膜の磁化状態を表わす断面説明図である。

【図4】本発明に用いた磁性薄膜の磁気特性および抵抗変化を表わす説明図である。

【図5】実施例1に用いた磁性薄膜の磁化曲線を示す図である。

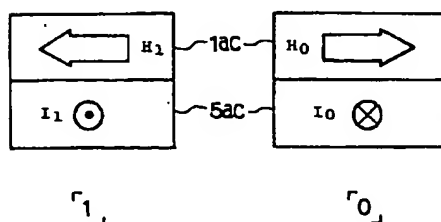
【図6】実施例1に用いた磁性薄膜の抵抗変化を示す図である。

【図7】従来の磁性薄膜メモリ素子を組み立てた状態を模式的に示す説明図である。

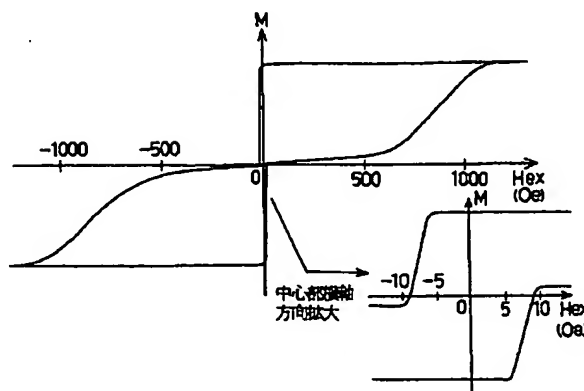
【符号の説明】

- 1 磁性薄膜メモリ素子
- 2 スwitching素子
- 3、5 データ線
- a 保磁力の大きな磁性層
- b 保磁力の小さな磁性層
- c 非磁性層

【図2】

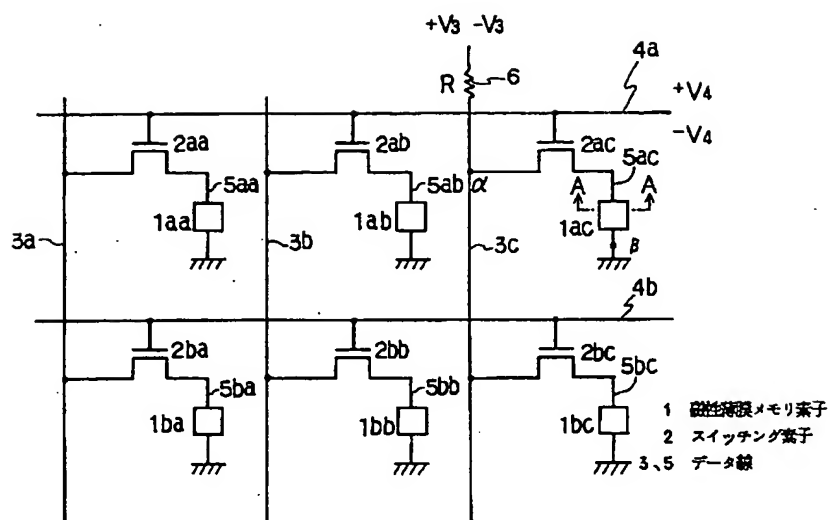


【図5】

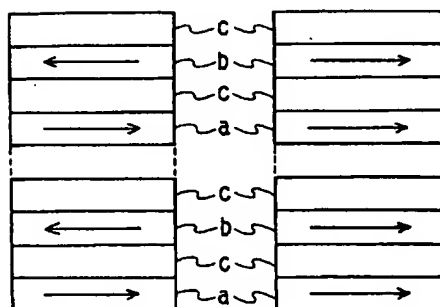


(7)

【図1】

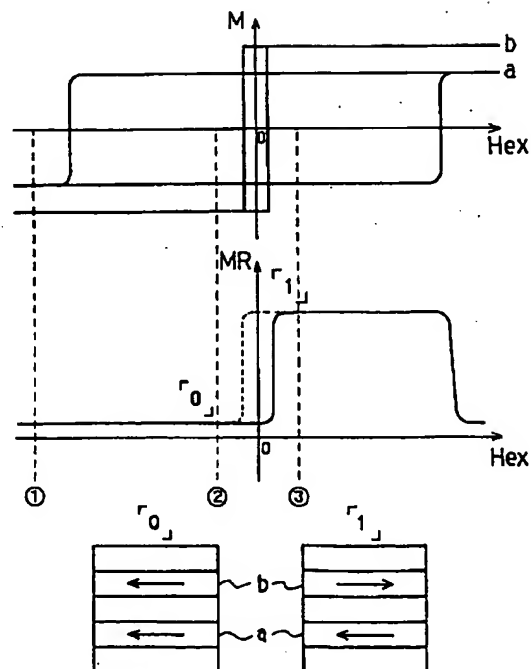


【図3】



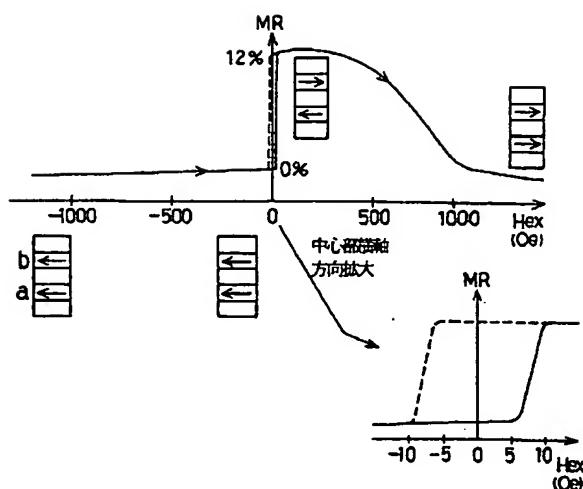
- 「1」 「0」
- a 保磁力の大きな磁性層
 - b 保磁力の小さな磁性層
 - c 非磁性層

【図4】

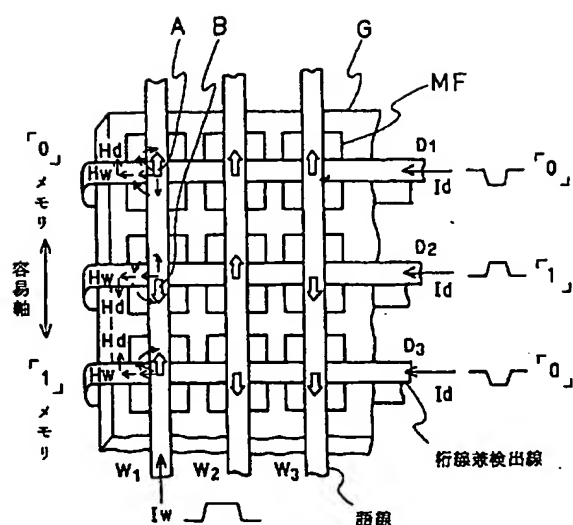


(8)

【図6】



【図7】



【手続補正書】

【提出日】平成5年1月13日

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】0026

【補正方法】変更

【補正内容】

【0026】図1において、記録が行われないときには、3a、3b、3c、4a、4bに電流は流れない。磁性薄膜メモリ素子1acに「1」の記録を行うばあい、データ線3cには+V₃の電位をかける。このとき、センス線4aにV₄の電圧をかけるとスイッチング素子2acが開き、磁性薄膜メモリ素子1acおよびデータ線5acに比較的大きな電流I₁が流れる。前記スイッチング素子2は、センス線4に適当な電圧が印加されたときのみ開くようになっているので、3cに連なる他の磁性薄膜メモリ素子には電流は流れない。また、3c以外のデータ線には電流は流れていないので、4aに連なる他の磁性薄膜メモリ素子にも電流は流れない。このときの電流の状態を図2に示す。図2は、磁性薄膜メモリ素子1acのAA方向の断面図を示し、図2における符号は図1に対応している。また、5acは磁性薄膜の直下に設けられた配線5acを示す。図2に示されるように、この紙面の裏から表への電流I₁によって磁性薄膜メモリ素子1acには磁界H₁が印加され、磁性薄膜メモリ素子の記録に携わる磁性層bの磁化の向きは磁界の向きである左を向く。磁性薄膜メモリ素子1acにもともと「1」が記録されていたばあいには、この磁界H₁によって紙面左向きの磁化は方向を変えることなく、「1」の記録は保持される。図中、磁性薄膜メモリ

素子1ac内の矢印は電流I₁によって発生する磁界H₁の向きを示している。磁性薄膜メモリ素子1acに「0」の記録を行うばあいには、データ線3cには-V₃の電圧をかける。このとき、センス線4aにV₄の電圧をかけることでスイッチング素子2acが開き、磁性薄膜メモリ素子1acおよびデータ線5acにI₁とは逆向き（紙面の表から裏向き）の比較的大きな電流I₀がながれる。図2に示すようにこの電流I₀によって磁性薄膜メモリ素子1acには磁界H₀が印加され、磁性薄膜メモリ素子の記録に携わる磁性層bの磁化の向きは磁界の向きである右を向く。磁性薄膜メモリ素子1acにもともと「0」が記録されていたばあいには、この磁界H₀によって紙面右向きの磁化は方向を変えることなく、「0」の記録は保持される。図中、磁性薄膜メモリ素子1ac内の矢印は電流I₀によって発生する磁界H₀の向きを示している。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0029

【補正方法】変更

【補正内容】

【0029】前記したように、本発明で用いられるスイッチング素子には明確な指向性がなく、いずれの方向の電流も流すことができる半導体素子が用いられている。したがってデータ線3およびセンス線4に+V₃、V₄の電圧を印加したばあいと-V₃、V₄の電圧を印加したばあいでは、スイッチング素子を流れる電流の方向が異なる。

【手続補正3】

(9)

【補正対象書類名】明細書

【補正対象項目名】0030

【補正方法】変更

【補正内容】

【0030】前記スイッチング素子としては、nチャネル型MOS-FETを用いているがソース側とドレイン側を全く同一に作成している為にソース、ドレイン電圧の正負により両方向の電流が流れる。スイッチング素子としては、他にサイリスタやバイポーラ型トランジスタを用いることもできる。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0042

【補正方法】変更

【補正内容】

【0042】まず、記録は、記録電圧としてデータ線3cに $V_3=5V$ ($-V_3=-5V$)を印加し、センス線4aに $V_4=0.1V$ ($V'_4=0.05V$)を印加することによりスイッチング素子2acを開き、磁性薄膜メモリ素子1ac (データ線5ac) に $\pm 5mA$ 程度の電流を流すことができ、記録が行えた。

【手続補正5】

【補正対象書類名】図面

【補正対象項目名】図1

【補正方法】変更

【補正内容】

【図1】

